

SAAT-MODLU ARDIŞIL DEVRE SENTEZİ - DENEY FÖYÜ

1- Ardışıl Devrelerin Yapısı ve Çalışması

Mantıksal devrelerde üretilen çıkış işaretleri, pek çok durumda, girişlerin yalnızca o anki değerlerine değil, aynı zamanda geçmişte aldığı değerlere de bağlıdır. Bu özelliğe sahip olan devreler, ardışıl mantıksal devreler olarak tanımlanır.

Ardışıl devreler, gerçekleştiği ortama veya sahip olduğu donanım gözetilerek seviye-modlu ardışıl devreler veya saat-modlu ardışıl devreler olarak tanımlanabilir. Bu iki devre türünü birbirinden ayıran en önemli özellik, devre durumunun değişme koşullarıdır. Eğer devre durum değişikliğini denetleyen bir donanım kullanılıyor ve durum değişikliği bir saat işareti ile sağlanıyorsa, bu devreler saat-modlu ardışıl devrelerdir.

Çıkış türlerine göre saat-modlu devreler Mealy ve Moore modeli olmak üzere iki türde yapılır. Mealy tipi ardışıl devrede çıkışlar, o andaki girişlere ve durumlara bağlıdır. Moore tipi ardışıl devrede ise çıkışlar yalnızca o andaki durumlara bağlıdır. Bu durum aşağıdaki şekilde açıklanabilir:

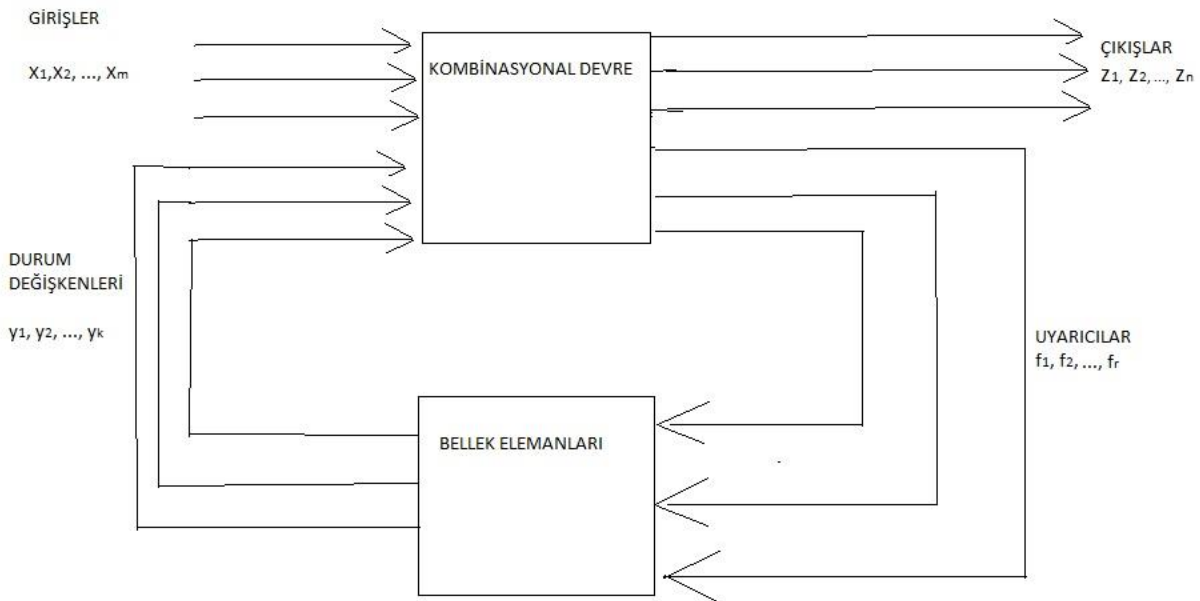
$q_k=Q_k(t-T_k)$, $x_n=x_n(t)$, $z_m=z_m(t)$ olmak üzere çıkışlar aşağıdaki şekilde tanımlansın.

$z_j=f_j(x_1,x_2,\dots,x_n, q_1,q_2,\dots,q_k) \rightarrow$ Mealy Modeli

$z_j=f_j(q_1,q_2,\dots,q_k) \rightarrow$ Moore Modeli

2- Saat Modlu Ardışıl Devreler ve Durum Diyagramı

Saat modlu ardışıl devrelerde, girişlerdeki herhangi bir değişim doğrudan durum değişikliğine sebep olmaz. Bu tür devrelerde durum değişikliği, belirli bir zaman diliminde üretilen bir saat işareti ile gerçekleştirilir. Saat denetimli bellek elemanları olan flip-floplar ile gerçekleştirilen bu devrelerde yeni durumlar, durumların önceki değerleri ve saat işaretinin alındığı andaki girişlere bağlı olarak değişir. Bu durum aşağıdaki şekilde görsel olarak da açıklanmıştır.



Şekil-1 Mealy türü saat modlu ardışıl devrenin genel modeli.

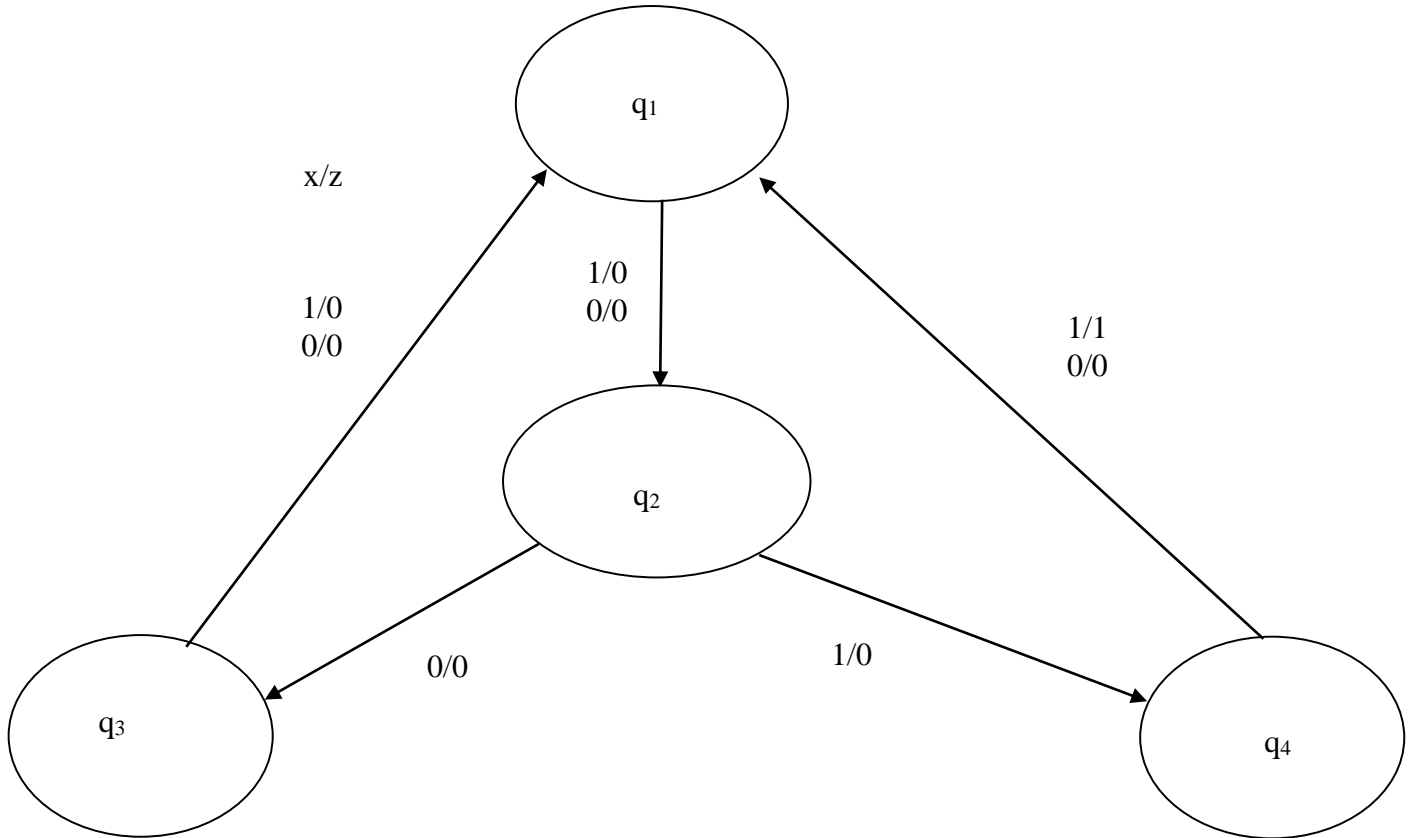
Durum diyagramı, mantıksal devrelerin tasarımında kullanılan grafiksel bir yöntemdir. Bu diyagram, sistemin durumlarını ve durum değişikliğine neden olan işaretler ile bir neden-sonuç ilişkisi kurar. Devre tasarımının kolay ve görsel olmasını sağlar ve tasarımcının Boole cebrine uygun fonksiyonları yazmasını kolaylaştırır.

Saat-modlu devrelerin tasarımını daha kolay anlamak için aşağıda verilen ve bu deneyde tasarımı yapılacak olan bir örneği ele alalım.

Örnek:

Saat modlu ardışıl bir devre x-girişinden saat ile senkronlu olarak seri biçimde data bitleri almaktadır. Bu data bitlerini üçlü gruplar halinde kontrol eden ve her üçlü gruptaki son iki bit 11 olduğu zaman üçüncü saat periyodunda z çıkışını lojik-1 yapan bu saat-modlu ardışıl bir devre tasarlanmak istensin. Bu devrenin tasarımına durum diyagramının çizilmesiyle başlanır.

x=	x ₁	x ₂	x ₃	x ₁	x ₂	x ₃	x ₁	x ₂	x ₃
x=	0	1	1	0	0	1	0	1	1
z=	0	0	1	0	0	0	0	0	1



Şekil-2: Örnek-1deki probleme ilişkin durum diyagramı.

Birinci bitin alınması: Devre q₁ başlangıç durumundayken ilk alınan x-bitli devreyi yeni bir durum olan q₂ durumuna sokar. Problem gereği, ilk alınan bitin 1 ya da 0 olmasının bir önemi yoktur. Burada yalnızca ilk bitin geldiği bilgisinin bir değeri vardır. Çıkış z=0 dır.

İkinci bitin alınması: İkinci bit ne olursa olsun çıkış değeri 0 olacaktır. İkinci bitin değeri 0 olduğu takdirde problemde aranan koşulun gerçekleşmeyeceği kesin olarak belirlenmiş olur. O zaman q_3 durumuna geçiş yapılır. Eğer gelen bitin değeri 1 ise, q_4 durumuna geçilir ve üçüncü bitin değeri, çıkışı belirlemek için araştırılır.

Üçüncü bitin alınması: İkinci bit 0 olduktan sonra, verilen senaryo gereği çıkış her durumda 0 olacaktır. Bu durumda, üç bitlik sayım tamamlandığından başlangıç durumu olan q_1 durumuna çıkış $z=0$ olacak şekilde dönlür. Eğer ikinci olarak alınan bit 1 idiyse o zaman üçüncü bitin 1 değerini alması durumunda senaryo gereği olarak çıkış 1 olmalıdır. Eğer üçüncü bit 0 değerini alırsa çıkış 0 olur. Üç bitlik sayım işlemi tamamlanmış olacağından başlangıç durumuna (q_1) dönlür.

3- Durum Tablosu ve İndirgeme Yöntemleri

Durum diyagramı geliştirilirken mümkün olduğunca az durum kullanmak önemlidir. Bu, kullanılacak olan mantıksal devre elemanlarının sayısını azaltır ve dolayısıyla maliyeti düşürür.

Durum diyagramında gereksiz durumların olması halinde durumların indirgenmesi gerekir. Bu amaçla kolaylık olsun diye durum diyagramı yerine durum tablosu kullanılır. Durum diyagramından durum tablosuna geçiş aşağıda verilmiştir.

q^v \ x^v	0	1
q_1	$q_2/0$	$q_2/0$
q_2	$q_3/0$	$q_4/0$
q_3	$q_1/0$	$q_1/0$
q_4	$q_1/0$	$q_1/1$
	q^{v+1}, z^v	

Tablo-1: Şekil-2'deki durum diyagramına ilişkin durum tablosu.

Durum tablosunu oluşturduktan sonra eşdeğer durumların olup olmadığını belirlemek için indirgeme tablosu oluşturulur. Burada farklılıklara göre durumlar sınıflandırılır. Verilen probleme ilişkin indirgeme tablosu kurulursa aşağıdaki elde edilir.

a		b	Şimdiki Sınıflar
q_1 a a	q_2 a b	q_3 a a	q_4 Durumlar Bir sonraki sınıflar
a	b	c	Şimdiki Sınıflar
q_1 c c	q_3 a a	q_4	q_2 Durumlar Bir sonraki sınıflar
a	b	c	d
q_3	q_4	q_2	q_1 Durumlar

Tablo-2: Tablo-1'e ilişkin indirgeme tablosu.

Tablo-2'nin Oluşturulması:

- Aşama:** Durum tablosundaki durumlar önce aynı çıkışlı durumlar bir sınıf oluşturacak şekilde sınıflandırılır. Burada q_1 , q_2 ve q_3 durumları için çıkışlar 0 olduğundan bu durumlar aynı "a" sınıfına koyulur. q_4 durumundaki çıkış ise, q_1 , q_2 ve q_3 durumlarındakilerden farklı olduğundan, q_4 durumu "b" sınıfına koyulmuştur.

2. **Aşama:** Aynı gruptaki (“a” sınıfı) durumların x-girişine bağlı olarak hangi sınıflara geçiş yaptığı belirlenerek altına yazılır. Durum tablosunda q1 durumu x-girişinden gelen değer hem 0 hem de 1 olduğunda q2 durumuna geçiş yapmaktadır. Geçiş yapılan q2 durumu “a” sınıfına ait olduğu için q1in altına bu sebepten ötürü “a a” yazılır. q2 durumu ise x-girişinden 0 değeri aldığımda q3 durumuna, x-girişinden 1 değerini aldığımda ise q4 durumuna geçiş yapmaktadır. q3 durumu “a” sınıfına, q4 durumu ise “b” sınıfına aittir. Dolayısıyla ilgili hücreye “a b” yazılır. Bu inceleme tüm durumlar için tekrarlanır.
3. **Aşama:** 2. aşamada oluşturulan gruplardan, ilgili durumların altındaki hücrelerde farklı bir durum çifti yazan durumlar, mevcut sınıftan ayrılarak ayrı bir grup olarak yeniden sınıflandırılır. Örneğin burada ele alınan örnekte q2 durumunun altındaki hücrede “a b” çifti yazmaktadır. İlgili hücrelerde başka bir farklılık yoktur. Bu yüzden yalnız q2 durumu ayrılarak “c” sınıfı olarak sınıflandırılır. Bu yöntem tüm durumlar için tekrarlanır.
4. **Aşama:** 3. aşamada belirtilen yöntem tamamen uygulandıktan sonra, tablonun son hali ortaya çıkar. Durumlar ve ayrıldıkları sınıflar incelenir. Aynı sınıf altında kalan durumlar eşdeğer varsayılarak birleştirilir ve böylece indirgeme gerçekleştirilmiş olur. Burada ele alınan problemde Tablo-2 den de görüleceği üzere aynı sınıf bünyesinde birden fazla durum kalmamış olduğundan özdeş durumlar yoktur ve bu yüzden indirgeme yapılamaz.

4. Durum Atamaları ve Geçiş Tabloları

İndirgeme işleminden sonra, elde edilen durumların sayısı kullanılacak durum değişkenlerini belirler. Örnekte dört durum olduğundan, iki durum değişkeni gereklidir. Bu örnek için atanan durum değişkenleri y_2 ve y_1 olsun.

Durum değişkenlerine 2’li sayıların atanması çeşitli şekillerde yapılabilir. Bu da devre karmaşıklığını etkileyen bir faktördür.

Tablo-2 de yapılan işlemde herhangi bir indirgeme olamayacağı belirlendiğinden atama işlemi ilgili dört sınıf göz önünde bulundurularak aşağıdaki şekilde yapılsın: d sınıfına 00, c sınıfına 01, a sınıfına 11 ve b sınıfına da 10 değeri atansın.

Farklı durum atamaları için farklı geçiş tabloları oluşturulabilir. Burada yalnız bir atama şekli ele alınacaktır.

Geçiş tablolarının en sol sütununa ilgili sınıf, yanındaki sütuna ise o sınıfa atanan değer, daha sonraki sütun ise gidilecek bir sonraki sütunun atanmış değeri ve son sütuna ise şimdiki çıkış değeri yazılır.

Sınıflar (Yeni durumlar)	Durum değişkenleri ve atanan değerler	İlgili x-girişine karşılık geçiş yapılan durum		İlgili x-girişine karşılık çıkış değeri	
		$x = 0$	$x = 1$	$x = 0$	$x = 1$
d	00	01	01	0	0
c	01	11	10	0	0
a	11	00	00	0	0
b	10	00	00	0	1

Tablo-3: Örnek bir atama tablosu

5.Flip-Flopların Geçiř Listeleri

Kullanılan dört çeřit flip-flopa iliřkin karakteristik tabloları ařađıda verilmiřtir. İlgili tablolarda “Q^v” sembolü mevcut ıkıřı, “Q^{v+1}” ise bir sonraki ıkıřı belirtir.

a) S-R Flip-flopu

Q ^v → Q ^{v+1}	S	R
0 → 0	0	x
0 → 1	1	0
1 → 0	0	1
1 → 1	x	0

Tablo-4: S-R Flip-flopuna iliřkin geiř listesi

b) J-K Flip-flopu

Q ^v → Q ^{v+1}	J	K
0 → 0	0	x
0 → 1	1	x
1 → 0	x	1
1 → 1	x	0

Tablo-5: J-K Flip-flopuna iliřkin geiř listesi

c) D Flip-flopu

Q ^v → Q ^{v+1}	D
0 → 0	0
0 → 1	1
1 → 0	0
1 → 1	1

Tablo-6: D Flip-flopuna iliřkin geiř listesi

d) T Flip-flopu

Q ^v → Q ^{v+1}	T
0 → 0	0
0 → 1	1
1 → 0	1
1 → 1	0

Tablo-7: T Flip-flopuna iliřkin geiř listesi

6. Kısmi Geçiş Tablosu ve Uyarma Diyagramları

Kısmi geçiş tablosu, geçiş tablosundaki her durum değişkeni için kurulan bir alt geçiş tablosudur. Elde edilen geçiş tablosunda iki durum değişkeni olduğundan, her durum değişkeni için bir tablo olmak üzere, iki kısmi geçiş tablosu kurulabilir. Kısmi geçiş tabloları verilen örnek için kurulursa aşağıdaki tablolar elde edilir.

y2 \ x ^v	0	1
0	0	0
0	1	1
1	0	0
1	0	0
y2 ^{v+1}		

Tablo-8: 2. flip-flop için kısmi geçiş tablosu

y1 \ x ^v	0	1
0	1	1
1	1	0
1	0	0
0	0	0
y1 ^{v+1}		

Tablo-9: 1. flip-flop için kısmi geçiş tablosu

y2y1 \ x ^v	0	1
00	0	0
01	1	1
11	0	0
10	0	0

Tablo-10: D2 uyarma diyagramı

y2y1 \ x ^v	0	1
00	1	1
01	1	0
11	0	0
10	0	0

Tablo-11: D1 uyarma diyagramı

7. Uyarma ve Çıkış Fonksiyonları

Uyarma diyagramlarından yararlanarak flip-flopların girişlerine uygulanacak fonksiyonlar, gerekli indirgemeler K-diyagramı ile yapıldıktan sonra Tablo-10 ve Tablo-11 den yararlanılarak aşağıdaki gibi bulunur.

y ₂ y ₁	x ^v	
	0	1
00	1	1
01	1	0
11	0	0
10	0	0

Tablo-12: D1'in indirgenmesi

$$D1 = \bar{y}_2\bar{x} + \bar{y}_2y_1$$

y ₂ y ₁	x ^v	
	0	1
00	0	0
01	1	1
11	0	0
10	0	0

Tablo-13: D2'nin indirgenmesi

$$D2 = \bar{y}_2y_1$$

Çıkışın uyarma tablosu ise Tablo-3'te verilen geçiş tablosundan yararlanılarak aşağıdaki gibi bulunur.

Sınıflar (Yeni durumlar)	Durum değişkenleri ve atanan değerler	İlgili x-girişine karşılık çıkış değeri	
		x = 0	x = 1
d	00	0	0
c	01	0	0
a	11	0	0
b	10	0	1

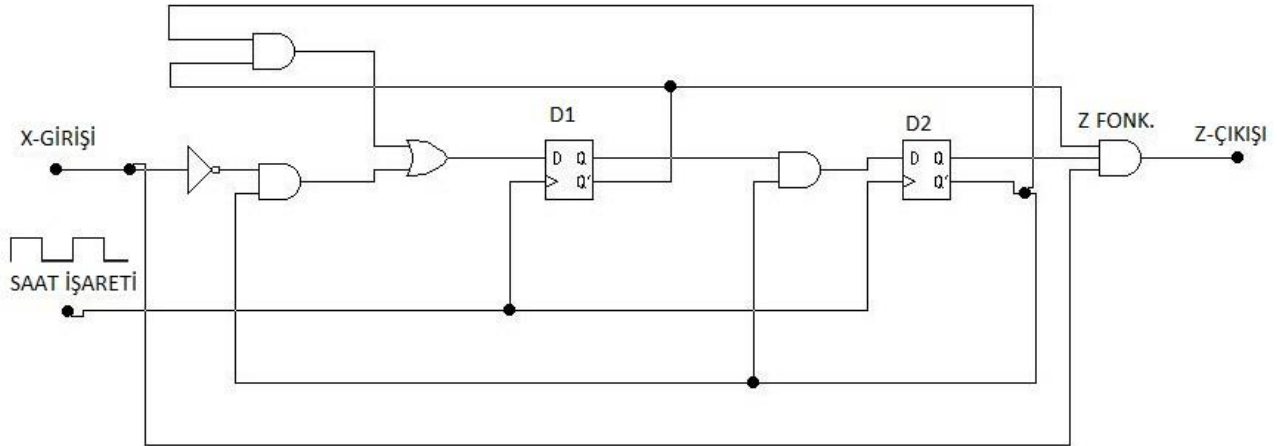
Tablo-14: z-çıkışının indirgenmesi

$$z = y_2y_1x$$

8. Devrenin Çizilmesi ve Benzetimi

Örnek problemde kullanılacak flip-flopların sayısı ve giriş fonksiyonları ile devrenin çıkış fonksiyonu daha önceki işlemlerin sonucunda belirlendiğinden şimdi devrenin çizimine geçilebilir. Devre, uyarma ve çıkış fonksiyonları, flip-floplar ve mantıksal kapılar kullanılarak çizilir.

D1, D2 ve z fonksiyonlarını, mantıksal kapılar ve D flip-floplarını kullanarak gerçekleştirin ve ilgili devreyi Electronics Workbench ortamında çizin ve benzetimini (simülasyonunu) yapın.



Şekil-3: Deneyde ele alınan örnek probleme ilişkin mantıksal devre

8. Devrenin Yapılışı

Aşağıda belirtilen hususları göz önünde bulundurarak devreyi gerçekleştiriniz.

- Kapılar ve flip-flopların seçiminde DC ve AC karakteristikler için nelere dikkat edilmesi gerektiğini araştırınız.
- Ardışıl devreyi oluşturan iki kısımdan biri olan kombinyasyonel devreyi kurunuz.
- Uyarma fonksiyonlarını flip-floplara bağlayınız.
- Saat ile senkronlu verinin üretildiğini osiloskopta gözlemleyiniz.
- Veri ve saat işaretini tasarladığınız sisteme uyarlayarak z çıkışının üretildiğini osiloskop yardımıyla gözlemleyiniz.
- Saat ile veri arasında nasıl bir ilişki olmalıdır ki sisteminiz sağlıklı çalışma yapabilsin? Araştırınız.